## 2023数电MOOC期末

1. ‏逻辑函数

* ‍答案:
* 

1. ‍在何种输入情况下，“与非”运算的结果是逻辑0。

* ​答案:
* 全部输入是1。

1. ‏若在编码器中有50个编码对象，则要求输出二进制代码位数为（ ） 位。

* ‎答案:
* 6

1. ‏在下列逻辑电路中，不是组合逻辑电路的有（   ） 。

* ‎答案:
* 触发器

1. ‌逻辑函数F(A,B,C)=AB+BC+AC的最小项标准式为：（         ）

* ‌答案:
* F(A,B,C)＝∑m(3,5,6,7)

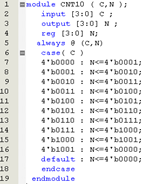
1. ​

* ‍答案:
* 3

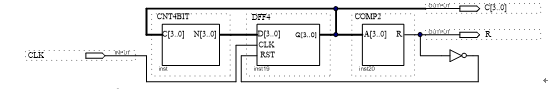
1. ‎语句always @ （negedge CLK or posedge RST）表示含义为

* ​答案:
* 在CLK 的下降沿或者RST的上升沿执行操作

1. ​下列代码实现的功能为（ ）

* ​
* ‏答案:
* 状态译码器

1. ‍下列异步控制型计数器模型，当输出状态为1100时清零，下列那段代码表述的是COMP2模块？

‍

* ‍答案:
* 

1. ‏十进制数25用8421BCD码表示为     。

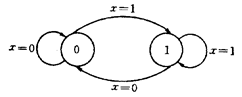
* ‌答案:
* 0010 0101

1. ‏（　　）触发器可以构成移位寄存器。

答案:

边沿D触发器

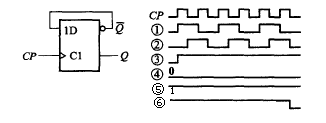
1. 某触发器的状态转换图如图所示，该触发器应是(     )

* ​‍
* ‎
* ‎答案:
* D触发器

1. ‎下列电路中属于时序逻辑电路的是（    ）

* ‌答案:
* 计数器

1. ​电路和波形如下图，正确输出的波形是（    ）

* ​
* ‍答案:
* 1

1. ​欲使JK触发器按![](data:image/png;charset=UTF-8;base64,)=![](data:image/png;charset=UTF-8;base64,)工作，可使JK触发器的    。

* ‏答案:
* J=K=1

1. ‏存储8位二进制信息要   个触发器。

* ‍答案:
* 8

1. ‏8位移位寄存器，串行输入时，经过   个脉冲后，8位数码全部移入寄存器中。

* ‍答案:
* 8

1. ‎有一个左移移位寄存器，当预先置入1011后，其串行输入固定接0，在4个移位脉冲CP作用下，四位数据的移位过程是（       ）。

* ‍答案:
* 1011--0110--1100--1000--0000

1. ‌两片74LS161计数器级联后最大可组成（        ）进制计数器。

* ‏答案:
* 256

1. ‎要构成容量为4K×8的RAM，需要多少片容量为256×4的RAM？

* ‍答案:
* 32

1. ​组合逻辑电路的输出取决于

* ​答案:
* 输入信号的现态

1. 半加器的逻辑功能是

* ‎答案:
* 两个同位的二进制数相加

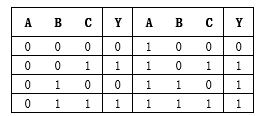
1. 对于8421BCD码优先编码器，下面说法正确的是

* ‍答案:
* 有10根输入线，4根输出线

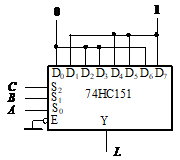
1. ​8线—3线优先编码器的输入为I0—I7 ，当优先级别最高的I7有效时，其输出A2A1A0的值是

* ‌答案:
* 000

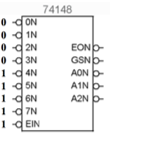
1. 已知某电路的真值表如下，该电路的逻辑表达式为

* ​
* ‍答案:
* Y=AB+C

1. ​八选一数据选择器74151组成的电路如下图所示，则输出函数为

* ​
* ‍答案:
* 

1. 74LS148电路图如下所示，它的输出从上到下，应该是

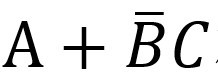
* ‎
* 
* ‎答案:
* 11111

1. 若要设计一个8位数值比较器，需要的数据输入和输出端口数分别是

* ‏答案:
* 16,3

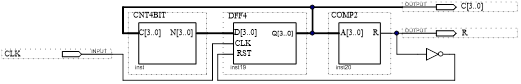
1. ‏描述脉冲波形的主要参数有‍

* ​答案:
* 占空比
* 脉冲幅度
* 上升时间
* 脉冲周期

1. ‌下列表达式中，与相等的是：

* ‏答案:
* 
* 

1. ‌下列哪些模块是下图异步控制型计数器的组成部分？

* ‌
* ‌答案:
* 状态译码器
* 比较器
* 寄存器模块

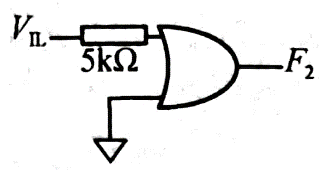
1. ‏用74LS160实现模8计数器的方法有（  ）

* ‌答案:
* 反馈清零法
* 异步清零法
* 同步置数法
* 反馈置数法

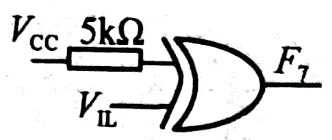
1. ​下列触发器中没有约束条件的是（　　）

* ‏答案:
* 边沿D触发器
* 主从JK触发器
* 边沿JK触发器

1. ​试选择下图TTL门电路的输出状态。

* ‎
* ​
* ‎答案:
* 5V
* 高电平

1. 试选择下图TTL门电路的输出状态。

* ​  
* ‌答案:
* 5V
* 高电平

1. 时序逻辑电路的特征（多选）

* ‎答案:
* 电路由组合电路和不同类型的触发器电路组成，具有对过去输入保持记忆的功能。
* 电路的输出由电路当时的输入情况和现态共同决定。
* 如果考虑触发器内部电路的话，电路中一定包含反馈回路。

1. ‌A/D转换过程中，必然会出现量化误差。

* ‌答案:**正确**

1. ​逻辑函数两次求反则还原，逻辑函数的对偶式再作对偶变换也还原为它本身。

* ‌答案:**正确**

1. ​异或函数与同或函数在逻辑上互为反函数。

* ‍答案:**正确**

1. ​优先编码器的编码信号是相互排斥的，不允许多个编码信号同时有效。

* ‌答案:**错误**

1. ‏D触发器的特性方程为![](data:image/png;charset=UTF-8;base64,)=D，与![](data:image/png;charset=UTF-8;base64,)无关，所以它没有记忆功能。

* ‌答案:**错误**

1. ‎同步时序电路具有统一的时钟CP控制。

* ‏答案:**正确**

1. ‎利用反馈归零法获得N进制计数器时，若为异步置零方式，则状态![](data:image/png;charset=UTF-8;base64,iVBORw0KGgoAAAANSUhEUgAAABYAAAAWCAYAAADEtGw7AAABI0lEQVR42mNgGC5AGohrgbgEiLuAWAuI2YA4lBJDvYB4PhALIolVAvE2SgzWAOKTOOTeAbEouQbPBuJ6HHIzKQmGLUC8GIecGyUGg1z1H+ryACBmoVZqkATia1DDQfgXEK+iJGzRgTkQVwPxYagF6MGjBMTTgPg1EOshiXsA8X5oqoIDJjzB8wGLOCiomrFEaiwyRxyqEBsApd2HWMSjofp+oAVVNLKicCD2wWFwIxB3YBGHuWw5EJdD2aDc6YesCBQmPVg0y0MzDB+aOB+SQyyRfAQylAdZ4UGoCzqgEWAKxIlAvBDqXWzhi5wUz0ENjWbAEssgwAFVEIoW29jCFxmkQVNDNKXJMRaNzwZNegHkGqgGxH3Qks4ATa4DPXxHAW0BAAodMXccNhk5AAAAAElFTkSuQmCC)只是短暂的过渡状态，不能稳定而是立刻变为0状态。

* ‌答案:**正确**

1. ‌在时间和幅度上都断续变化的信号是数字信号，语音信号不是数字信号。

* ‌答案:**正确**

1. ‍时序电路不含有记忆功能的器件。

* ‏答案:**错误**

1. ‏计数器除了能对输入脉冲进行计数，还能作为分频器用。

* ‌答案:**正确**